

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

Bibliographic Fields**Document Identity****(19)【発行国】**

日本国特許庁(JP)

(12)【公報種別】

公開特許公報(A)

(11)【公開番号】

特開2001-44073(P2001-44073A)

(43)【公開日】

平成13年2月16日(2001. 2. 16)

Public Availability**(43)【公開日】**

平成13年2月16日(2001. 2. 16)

Technical**(54)【発明の名称】**

薄膜コンデンサとその製造方法

(51)【国際特許分類第7版】

H01G 4/33

4/12 394

400

4/30 301

311

【FI】

H01G 4/06 102

4/12 394

400

4/30 301 C

311 D

【請求項の数】

13

【出願形態】

OL

【全頁数】

6

(19) [Publication Office]

Japan Patent Office (JP)

(12) [Kind of Document]

Unexamined Patent Publication (A)

(11) [Publication Number of Unexamined Application]

Japan Unexamined Patent Publication 2001 - 44073 (P2001 - 44073A)

(43) [Publication Date of Unexamined Application]

Heisei 13 year February 16 day (2001.2. 16)

(43) [Publication Date of Unexamined Application]

Heisei 13 year February 16 day (2001.2. 16)

(54) [Title of Invention]**THIN FILM CAPACITOR AND MANUFACTURING METHOD****(51) [International Patent Classification, 7th Edition]**

H01G 4/33

4/12394

400

4/30301

311

【FI】

H01G 4/06 102

4/12394

400

4/30301 C

311 D

[Number of Claims]

13

[Form of Application]

OL

[Number of Pages in Document]

6

JP2001044073A

2001-2-16

【テーマコード(参考)】

5E0015E082

【Fターム(参考)】

5E001 AB01 AC01 AC10 AE01 AE02 AE03
AH01 AH03 AJ01 AJ02 AZ01 5E082 AA20
AB01 BC39 EE05 EE23 EE37 FF05 FG03 FG26
FG42 FG46 MM09 PP03

Filing

【審査請求】

未請求

(21)【出願番号】

特願平11-217041

(22)【出願日】

平成11年7月30日(1999. 7. 30)

Parties

Applicants

(71)【出願人】

【識別番号】

000002185

【氏名又は名称】

ソニー株式会社

【住所又は居所】

東京都品川区北品川6丁目7番35号

Inventors

(72)【発明者】

【氏名】

日渡 冊人

【住所又は居所】

東京都品川区北品川6丁目7番35号ソニー株
式会社内

(72)【発明者】

【氏名】

中村 利文

【住所又は居所】

東京都品川区北品川6丁目7番35号ソニー株
式会社内

(72)【発明者】

[Theme Code (For Reference)]

5 E0015E082

[F Term (For Reference)]

5 E001 AB01 AC01 AC10 AE01 AE02 AE03 AH01 AH03
AJ01 AJ02 AZ01 5E082 AA20 AB01 BC 39 EE05 EE23
EE37 FF05 FG03 FG26 FG42 FG46 MM09 PP03

[Request for Examination]

Unrequested

(21) [Application Number]

Japan Patent Application Hei 11 - 217041

(22) [Application Date]

1999 July 30 days (1999.7 . 30)

(71) [Applicant]

[Identification Number]

000002185

[Name]

SONY CORPORATION (DB 69-055-3649)

[Address]

Tokyo Prefecture Shinagawa-ku Kitashinagawa 6-7-35

(72) [Inventor]

[Name]

Hiwairi volume person

[Address]

Inside of Tokyo Prefecture Shinagawa-ku Kitashinagawa
6-7-35 Sony Corporation (DB 69-055-3649)

(72) [Inventor]

[Name]

Nakamura Toshifumi

[Address]

Inside of Tokyo Prefecture Shinagawa-ku Kitashinagawa
6-7-35 Sony Corporation (DB 69-055-3649)

(72) [Inventor]

【氏名】

大迫 純一

【住所又は居所】

東京都品川区北品川6丁目7番35号ソニー株式会社内

Agents

(74)【代理人】

【識別番号】

100078145

【弁理士】

【氏名又は名称】

松村 修

Abstract

(57)【要約】

【課題】

回路基板上に形成される薄膜コンデンサの下側電極層と基板との密着性を改善することを目的とする。

【解決手段】

基板 10 と下側電極層 13 との間に、下側電極層 13 を形成する金属の酸化物から成る密着層 12 を形成し、この密着層 12 によって基板 10 と下側電極層 13 との密着性を向上させるようにしたものである。

[Name]

Osako Junichi

[Address]

Inside of Tokyo Prefecture Shinagawa-ku Kitashinagawa 6-7-35 Sony Corporation (DB 69-055-3649)

(74) [Attorney(s) Representing All Applicants]

[Identification Number]

100078145

[Patent Attorney]

[Name]

Matsumura learning/repairing

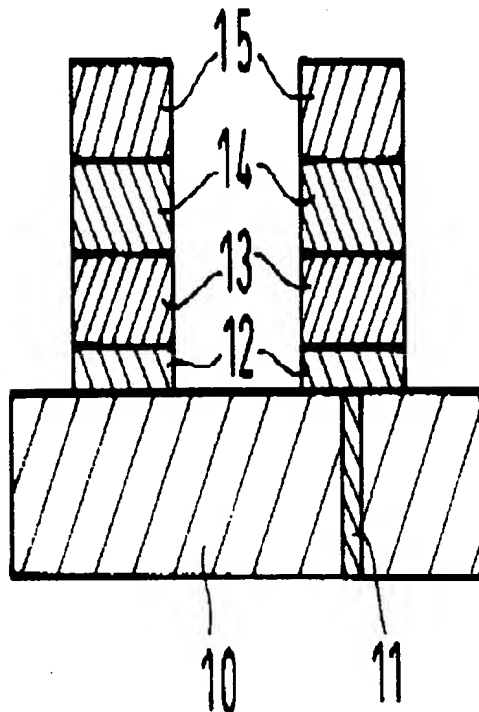
(57) [Abstract]

[Problems to be Solved by the Invention]

underside electrode layer of thin film capacitor which is formed on circuit board and adhesion of substrate are improved densely make objective.

[Means to Solve the Problems]

Between substrate 10 and underside electrode layer 13, adhesive layer 12 which consists of oxide of metal which forms underside electrode layer 13 is formed, adhesion of substrate 10 and underside electrode layer 13 it is something which it tries to improve at this adhesive layer 12.



Claims

【特許請求の範囲】

【請求項 1】

基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、前記基板と前記下側電極層との間に前記下側電極層を構成する金属の酸化物から成る密着層が介在されることを特徴とする薄膜コンデンサ。

【請求項 2】

前記密着層は基板から下側電極層に向って酸化の割合が連続的に減少することを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 3】

前記密着層は基板から下側電極層に向って酸化の割合が段階的に減少することを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 4】

下側電極層が Ru から構成されるとともに、密着層が RuO_2 から構成されることを特徴とする請

[Claim(s)]

[Claim 1]

sequential laminating underside electrode layer, dielectric layer, topside electrode layer on substrate, adhesive layer which consists of oxide of metal which forms aforementioned underside electrode layer between aforementioned substrate and aforementioned underside electrode layer in thin film capacitor which is formed, lies between thin film capacitor, which densely is made feature

[Claim 2]

Ratio of oxidation decreases aforementioned adhesive layer to the continuous from substrate facing toward underside electrode layer thin film capacitor, which is stated in Claim 1 which densely is made feature

[Claim 3]

Ratio of oxidation decreases aforementioned adhesive layer to the stepwise from substrate facing toward underside electrode layer thin film capacitor, which is stated in Claim 1 which densely is made feature

[Claim 4]

As underside electrode layer is formed from Ru, adhesive layer is formed from RuO_2 thin film capacitor, which is

求項 1 に記載の薄膜コンデンサ。

【請求項 5】

下側電極層が Ir から構成されるとともに、密着層が IrO_2 から構成されることを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 6】

基板がマイカ基板であることを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 7】

基板がガラスエポキシ基板、ポリイミド基板、アラミド基板等の有機材料基板であることを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 8】

誘電体層が $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ のペロブスカイト構造の結晶から成ることを特徴とする請求項 1 に記載の薄膜コンデンサ。

【請求項 9】

基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサの製造方法において、

基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成することを特徴とする薄膜コンデンサの製造方法。

【請求項 10】

密着層が DC スパッタ法によって成膜されることを特徴とする請求項 9 に記載の薄膜コンデンサの製造方法。

【請求項 11】

密着層を形成する際の雰囲気ガスが Ar であって、酸化ガスが O_2 であり、しかも酸化ガスがガス全体の 20~50% の濃度で流入されることを特徴とする請求項 10 に記載の薄膜コンデンサの製造方法。

【請求項 12】

密着層を形成する酸化ガスの濃度が成膜時に連続的に減少することを特徴とする請求項 9 に記載の薄膜コンデンサの製造方法。

【請求項 13】

stated in Claim 1 which densely is made feature

[Claim 5]

As underside electrode layer is formed from Ir, adhesive layer is formed from IrO_2 thin film capacitor, which is stated in Claim 1 which densely is made feature

[Claim 6]

substrate is mica substrate and thin film capacitor, which is stated in Claim 1 which densely is made feature

[Claim 7]

substrate glass-epoxy substrate, polyimide baseplate, is aramid substrate or other organic material substrate and thin film capacitor, which is stated in Claim 1 which densely is made feature

[Claim 8]

thin film capacitor, which is stated in Claim 1 where dielectric layer consists of the crystal of perovskite structure of $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ and densely makes feature

[Claim 9]

sequential laminating underside electrode layer, dielectric layer, topside electrode layer on substrate, in manufacturing method of thin film capacitor which it tries to form,

oxidizing gas which underside electrode layer oxidation is done is introduced with the initial stage step which forms underside electrode layer on substrate, adhesive layer which consists of oxide layer between substrate and underside electrode layer is formed the manufacturing method, of thin film capacitor which densely is made feature

[Claim 10]

Adhesive layer being DC sputtering method, manufacturing method, of thin film capacitor which is stated in Claim 9 which film formation is done and densely makes feature

[Claim 11]

When forming adhesive layer, atmosphere gas being Ar, oxidizing gas being O_2 , furthermore oxidizing gas flows with 20 - 50% concentration of gas entirety manufacturing method, of thin film capacitor which is stated in Claim 10 which densely is made feature

[Claim 12]

concentration of oxidizing gas which forms adhesive layer decreases to the continuous at time of film formation manufacturing method, of thin film capacitor which is stated in Claim 9 which densely is made feature

[Claim 13]

密着層を形成する酸化ガスの濃度が成膜時に段階的に減少することを特徴とする請求項 9 に記載の薄膜コンデンサの製造方法。

concentration of oxidizing gas which forms adhesive layer decreases to the stepwise at time of film formation manufacturing method. of thin film capacitor which is stated in Claim 9 which densely is made feature

Specification

【発明の詳細な説明】

[Description of the Invention]

【0001】

[0001]

【発明の属する技術分野】

[Technological Field of Invention]

本発明は薄膜コンデンサとその製造方法に係り、とくに基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサとその製造方法に関する。

this invention it relates to thin film capacitor and manufacturing method, underside electrode layer, dielectric layer, topside electrode layer sequential laminates on especially substrate and it regards thin film capacitor and the manufacturing method which it tries to form.

【0002】

[0002]

【従来の技術】

[Prior Art]

電子機器の小型軽量化に伴って、このような電子機器に搭載される電子回路実装基板の小型化が要求されている。

Attendant upon miniature weight reduction of electronic equipment, miniaturization of electronic circuit mounting substrate which is installed in this kind of electronic equipment is required.

そこで半導体集積回路の高集積化や、電気配線の微細化、あるいはまた抵抗やコンデンサのような受動部品の小型チップ化が進められている。

Then miniature making into a chip of passive component a trend to high integration of semiconductor integrated circuit and a narrowing, and/or resistance of the electric wire and like capacitor is advanced.

さらに半導体集積回路素子や小型化された受動部品を電子回路基板の両面に高密度に実装して多層構造としている。

Furthermore semiconductor integrated circuit element and in both surfaces of electronic circuit board mounting passive component which miniaturization is done in high density, it has made multilayer structure.

【0003】

[0003]

【発明が解決しようとする課題】

[Problems to be Solved by the Invention]

電子回路実装基板はより一層の小型化と高密度化とが要求されており、上述のような受動部品の小型化や高密度実装化だけでは、その要求を十分に満足することができなくなっている。

As for electronic circuit mounting substrate miniaturization and high densification of further are required, request are satisfied with fully have become impossible with miniaturization and just trend to high density mounting of passive component an above-mentioned way, densely.

そこでこのような要求を満足すべく、実装基板に受動素子を内蔵化することが試みられている。

Then in order that this kind of request is satisfied, to mounting substrate it builds in converts passive element it is tried densely.

この場合に受動素子を印刷や蒸着等の方法で、厚膜、薄膜の形で多層基板の内部に実装するものであって、このような方策によって回路基板をより小型化することが可能になる。

In this case passive element with printing and vapor deposition or other method, being something which in form of thick film, thin film is mounted in internal of multilayer substrate, miniaturization it does from circuit board with this kind of measure, densely it becomes possible.

また抵抗やコンデンサ等の受動部品を多層基板の内部に実装することによって、部品間の電気配線が短くなり、高周波ノイズが低減されるこ

In addition resistance and capacitor or other passive component electric wire between part becomes short in internal of multilayer substrate it mounts depending

となる。

[0004]

多層基板の内部に高容量の薄膜コンデンサを内蔵化させる場合には、誘電体として $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ (BTS) 等の高誘電体を薄膜形成する必要がある。

そしてこのような高誘電体層を形成する場合には、一般に 500 deg C 以上の温度で上記の熱処理を行なわなければならない。

このために受動素子内蔵基板として、例えば特許第 2784555 号公報によって示されるような高耐熱性のセラミック基板を用いるようにしている。

ところがセラミック基板を用いると電子回路基板の高コスト化になってしまい、用途が限定される問題がある。

そこでセラミック基板に代えてマイカ基板を用いることが考察される。

マイカ基板は低コストであって、高耐熱性を有し、しかも高周波特性がよい利点がある。

[0005]

一方で薄膜コンデンサの電極としては一般に高耐熱性であってしかも耐酸化性の Pt 電極を用いることが多い。

しかし Pt 電極は高コストであってしかもエッチングし難いという問題がある。

そこでこのような Pt 電極に代えて、Ru 電極を用いることが例えば JAPANESE JOURNAL OF APPLIED PHYSICS 35 巻 9B 号 4880-4885 頁によって提案されている。

しかしながら Ru 系単体の電極の場合には、基板との密着性が悪くなる問題がある。

一般に基板と電極膜との密着性が悪い場合には、それらの間に Ti 層等を導入することによって密着性を向上させることが可能だが、Ti を入れるとコストの増大が避けられない。

[0006]

本発明はこのような問題点に鑑みてなされたものであって、基板と接触する下側電極層と基板との密着性を改善するようにした薄膜コンデンサとその製造方法を提供することを目的とする。

[0007]

upondensely, means that high frequency noise is decreased.

[0004]

When it builds in converts thin film capacitor of high capacity in internal of the multilayer substrate, it is necessary thin film formation to do $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ (BTS) or other ferroelectric as the dielectric.

When and this kind of strong dielectric layer is formed, above-mentioned thermal processing mustbe done generally with temperature of 500 deg C or greater.

Have tried to use ceramic substrate of kind of high heat resistance which is shown with for example Patent No. 2784555 disclosure as passive element built-in substrate, because of this.

However, when ceramic substrate is used, it becomes high cost conversion of the electronic circuit board, there is a problem where application is limited.

Then replacing to ceramic substrate, it uses mica substrate, it is considereddensely.

mica substrate with low cost, has high heat resistance, furthermore there is a benefit where high frequency characteristic is good.

[0005]

On one hand, furthermore Pt electrode of oxidation resistance is used generally with high heat resistance, as electrode of thin film capacitor is many densely.

But as for Pt electrode there is a problem that furthermore etching it is difficult to do with high cost.

Then replacing to this kind of Pt electrode, it uses Ruelectrode, it is proposed densely with for example JAPANESE journal OF APPLIED pH YSIC S Vol.35 9B number 4880 - 4885 page.

But in case of electrode of Ru unit, there is a problem where adhesion of substrate becomes bad.

When adhesion of substrate and electrode film is bad generally, adhesion it improves densely it is possible at those time Ti layer etc is introduced with densely, but when Ti is inserted, you cannot avoid increase of cost.

[0006]

As for this invention considering to this kind of problem, being something which it is possible, it offers thin film capacitor and manufacturing method which it tries to improve adhesion of underside electrode layer and substrate which contact with the substrate densely it makes objective.

[0007]

【課題を解決するための手段】

本願の一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、前記基板と前記下側電極層との間に前記下側電極層を構成する金属の酸化物から成る密着層が介在されることを特徴とする薄膜コンデンサに関するものである。

【0008】

ここで前記密着層は基板から下側電極層に向けて酸化の割合が連続的に減少するようにしてよい。

また前記密着層は基板から下側電極層に向けて酸化の割合が段階的に減少するようにしてよい。

また下側電極層が Ru から構成されるとともに、密着層が RuO_2 から構成されてよい。

あるいは下側電極層が Ir から構成されるとともに、密着層が IrO_2 から構成されてよい。

【0009】

またここで基板がマイカ基板であってよい。

あるいはまた基板がガラスエポキシ基板、ポリイミド基板、アラミド基板等の有機材料基板であってよい。

また誘電体層が $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ のペロブスカイト構造の結晶から成るものであってよい。

【0010】

製造方法に関する一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサの製造方法において、基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成することを特徴とする薄膜コンデンサの製造方法に関するものである。

【0011】

ここで密着層が DC スパッタ法によって成膜されるようにしてよい。

また密着層を形成する際の雰囲気ガスが Ar であって、酸化ガスが O_2 であり、しかも酸化ガスがガス全体の 20~50% の濃度で流入されるようにしてよい。

[Means to Solve the Problems]

As for one invention of this application, sequential laminating underside electrode layer, dielectric layer, topside electrode layer on substrate, adhesive layer which consists of oxide of metal which forms aforementioned underside electrode layer between aforementioned substrate and aforementioned underside electrode layer in thin film capacitor which is formed, lies between is something regarding thin film capacitor which densely is made feature.

【0008】

Aforementioned adhesive layer ratio of oxidation that may try decreases to continuous here from substrate facing toward underside electrode layer.

In addition aforementioned adhesive layer ratio of oxidation that may try decreases to stepwise from substrate facing toward underside electrode layer.

In addition as underside electrode layer is formed from Ru, adhesive layer may be constituted from RuO_2 .

Or as underside electrode layer is formed from Ir, adhesive layer may be constituted from IrO_2 .

【0009】

In addition substrate may be mica substrate here.

and/or substrate glass-epoxy substrate, polyimide baseplate, may be aramid substrate or other organic material substrate.

In addition it is possible to be something where dielectric layer consists of crystal of perovskite structure of $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$.

【0010】

One invention regarding manufacturing method introduces oxidizing gas which underside electrode layer oxidation is done with initial stage step which forms underside electrode layer on substrate in manufacturing method of thin film capacitor which sequential it tries to laminate underside electrode layer, dielectric layer, topside electrode layer on substrate and to form, Adhesive layer which consists of oxide layer between substrate and underside electrode layer is formed is something regarding manufacturing method of thin film capacitor which densely is made feature.

【0011】

Adhesive layer being DC sputtering method here, film formation it is possible to try to be done.

In addition when forming adhesive layer, atmosphere gas being Ar, oxidizing gas being O_2 , furthermore oxidizing gas may try flows that with 20 - 50% concentration of gas entirety.

にしてよい。

また密着層を形成する酸化ガスの濃度が成膜時に連続的に減少するようにしてよい。

あるいはまた密着層を形成する酸化ガスの濃度が成膜時に段階的に減少するようにしてよい。

[0012]

【発明の実施の形態】

本発明の好ましい実施の形態は、薄膜コンデンサを形成する基板とコンデンサの下側電極層との密着性を向上させるために、基板と下側電極層との間に下側電極層と同じ材料の酸化物の層を導入するようにしたものである。

すなわちマイカ基板上に形成される薄膜コンデンサにおいて、下側電極層を Ru とする場合にはこの下側電極層と基板との間に RuO_2 の密着層を形成する。

これに対して下側電極層が Ir である場合には、密着層として IrO_2 を基板と下側電極層との間に形成する。

[0013]

このような密着層の形成は、基板上にガス雰囲気中で下側電極層を成膜する初期段階で、下側電極層を酸化させる酸化ガスを導入し、これによって密着層となる酸化物層を形成する。

例えば下側電極層を DC スパッタ法によって形成する場合には、密着層をも DC スパッタ法によって成膜するようにしており、密着層を形成する際の雰囲気ガスとして Ar を用い、また酸化ガスとして O_2 を用い、 O_2 を雰囲気ガスに混入して密着層を形成する。

ここで酸化ガスをガス全体の 20~50% の濃度で流入させるようにしてよい。

[0014]

密着層を形成する際の酸化ガス O_2 の濃度が成膜時に連続的に減少すると、密着層は基板から下側電極層に向かって酸化の割合が連続的に減少することになる。

これに対して密着層を形成する際の酸化ガスの濃度を成膜時に段階的に減少させると、密着層は基板から下側電極層に向かって酸化の割合が段階的に減少することになる。

In addition concentration of oxidizing gas which forms adhesive layer that may try decreases to continuous at time of film formation.

concentration of oxidizing gas which forms and/or adhesive layer that may try decreases to stepwise at time of film formation.

[0012]

[Embodiment of the Invention]

embodiment where this invention is desirable, adhesion of underside electrode layer of the substrate and capacitor which form thin film capacitor in order to improve, as the underside electrode layer is something which it tries to introduce layer of oxide of same material between substrate and underside electrode layer.

Namely when underside electrode layer is designated as Ru, in thin film capacitor which is formed on mica substrate, adhesive layer of RuO_2 is formed in this underside electrode layer and between substrate.

When underside electrode layer is Ir vis-a-vis this, IrO_2 is formed between substrate and underside electrode layer as adhesive layer.

[0013]

Formation of this kind of adhesive layer, on substrate with initial stage step which underside electrode layer film formation is done, introduces oxidizing gas which the underside electrode layer oxidation is done in gas atmosphere, forms oxide layer which reaches adhesive layer with this.

When for example underside electrode layer is formed with DC sputtering method, film formation we try also adhesive layer to do with DC sputtering method, when forming adhesive layer, as atmosphere gas mixing O_2 to atmosphere gas making use of O_2 making use of Ar, in addition as oxidizing gas, adhesive layer we form.

Here oxidizing gas it is possible to try to flow with 20 - 50% concentration of gas entirety.

[0014]

When forming adhesive layer, when concentration of oxidizing gas O_2 decreases to continuous at time of film formation, adhesive layer means that ratio of oxidation decreases to continuous from substrate facing toward the underside electrode layer.

When forming adhesive layer vis-a-vis this, when concentration of the oxidizing gas is decreased to stepwise at time of film formation, adhesive layer means that ratio of oxidation decreases to stepwise from the substrate facing

段階的に減少することになる。

[0015]

このようにして基板と、この基板上に順に積層される下側電極層、誘電体層、上側電極層を有する薄膜コンデンサにおいて、基板と下側電極層との間に、下側電極層を構成する金属の酸化物を成分とする密着層が介在されることになる。

なおこの場合における誘電体層としては、 $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$ のペロブスカイト構造の結晶が用いられることが好ましい。

[0016]

上記のような薄膜コンデンサによれば、基板と下側電極層との間に密着層が形成されることになり、これによって基板と下側電極層との密着性が向上されるようになり、熱処理後に剥離を生ずることのない薄膜コンデンサが提供される。

また密着層を工程を大きく増やすことなく形成できるために、コストの軽減が可能になる。

さらに薄膜コンデンサ膜が形成された基板は、抵抗膜がついた基板等と積層されて受動素子内蔵型の電子回路基板を製作することが可能になる。

[0017]

[実施例]

以下本発明の一実施例に係る薄膜コンデンサをその製造工程の順に図 1~図 5 によって説明する。

図 1 は薄膜コンデンサを形成するマイカ基板 10 を示している。

基板 10 としてはマイカ基板、ガラス基板等で酸化物が主成分の基板や、ガラスエポキシ基板、ポリイミド基板、アラミド基板のような酸素が成分に含まれており、しかも耐熱性に優れた有機材料基板を用いることができる。

[0018]

図 2 はとくにマイカ基板 10 のマイカの結晶構造を示している。

なおマイカの化学組成は $\text{KA l}_2(\text{AlSi}_3\text{O}_{10})(\text{OH})_2$ である。

[0019]

toward underside electrode layer.

[0015]

Between substrate and underside electrode layer, it means that adhesive layer which designates oxide of metal which forms underside electrode layer as the component lies between in thin film capacitor which possesses underside electrode layer, dielectric layer, topside electrode layer which is laminated to order on substrate and this substrate this way.

Furthermore in this case it can use crystal of perovskite structure of the $\text{Ba}_x\text{Sr}_{1-x}\text{TiO}_3$, as dielectric layer which can be put, it is desirable densely.

[0016]

As description above according to thin film capacitor, it becomes substrate, and that adhesive layer is formed between underside electrode layer it reaches point where adhesion of substrate and underside electrode layer improves with this, the thin film capacitor which does not have fact that exfoliation is caused after thermal processing is offered.

In addition because adhesive layer can be formed without increasing step largely, reduction of cost becomes possible.

Furthermore as for substrate where thin film capacitor film was formed, substrate etc where resistor film is attached being laminated, it produces electronic circuit board of passive element internal model densely it becomes possible.

[0017]

[Working Example(s)]

thin film capacitor which relates to one Working Example of below this invention is explained to order of production step with Figure 1~Figure 5.

Figure 1 has shown mica substrate 10 which forms thin film capacitor.

organic material substrate where is included by component oxide substrate and the glass-epoxy substrate, polyimide baseplate of main component, oxygen with such as mica substrate, glass substrate like the aramid substrate as substrate 10, furthermore is superior in heat resistance can be used.

[0018]

Figure 2 has shown crystal structure of mica of especially mica substrate 10.

Furthermore chemical composition of mica is $\text{KA l}_2(\text{AlSi}_3\text{O}_{10})(\text{OH})_2$.

[0019]

マイカ基板 10 には図 1 に示すように予め穴を形成し、ここに導体ペーストを導入し、スルーホール 11 を形成する。

このようなスルーホール 11 が層間接続手段を構成することになる。

なお基板 10 の表面に凹凸があつて薄膜形成が困難な場合には、平坦性をあげるためにガラスコーティング等の平坦化膜を堆積してもよい。

[0020]

次に図 2 に示すように、下側電極層の密着性を向上させるための密着層 12 を DC スパッタ蒸着法により、例えば約 100nm の膜厚で形成する。

密着層 12 はその上に形成する下側電極層 13 の金属の酸化物である。

下側電極層 13 が Ru の場合には、密着層 12 は RuO_2 になる。

また下側電極層 13 が Ir の場合には、密着層 12 は IrO_2 となる。

[0021]

また密着層 12 と下側電極層 13 との界面に発生する応力を減少させるために、密着層 12 の酸化の割合を基板 10 の表面から下側電極層 13 との界面へ連続的に、もしくは段階的に減少させることが好ましい。

そしてこのような密着層 12 上に薄膜コンデンサの下側電極層 13 を、例えば 200nm の膜厚でスパッタ蒸着法により形成する。

ここで下側電極層 13 としては、Ru や Ir のような耐熱性に優れた貴金属が望ましい。

[0022]

密着層 12 をマイカ基板 10 と下側電極層 13 との間に配置することによって基板 10 と下側電極層 13 との間の密着性が向上する。

これは基板 10 と密着層 12 とがともに酸化物同士であるために、基板 10 上に直接下側電極層 13 を構成する金属を堆積させる場合に比べて密着性が改善される。

また下側電極層 13 と密着層 12 とは金属とその酸化物の関係であるために密着性が良好になっている。

[0023]

とくに下側電極層 13 と密着層 12 とをスパッタ蒸

As in mica substrate 10 shown in Figure 1, hole is formed beforehand, the conductive paste is introduced here, through hole 11 is formed.

It means that this kind of through hole 11 forms interlayer connection expedient.

Furthermore there being a relief in surface of substrate 10, when the thin film formation is difficult, it is possible to accumulate glass coating or other planarizing film in order to increase planarity.

[0020]

As shown next in Figure 2, adhesion of underside electrode layer adhesive layer 12 in order to improve is formed with film thickness of for example approximately 100 nm with DC sputter vapor deposition method.

Adhesive layer 12 is oxide of metal of underside electrode layer 13 which is formed on that.

When underside electrode layer 13 is Ru, adhesive layer 12 becomes RuO_2 .

In addition when underside electrode layer 13 is Ir, adhesive layer 12 becomes the IrO_2 .

[0021]

In addition adhesive layer in order to decrease stress where occurs in interface of 12 and underside electrode layer 13, ratio of oxidation of adhesive layer 12 from surface of substrate 10 is decreased in continuous, or to the stepwise to interface of underside electrode layer 13 densely is desirable.

And on this kind of adhesive layer 12 underside electrode layer 13 of thin film capacitor, is formed with film thickness of for example 200 nm with sputter vapor deposition method. noble metal which is superior in heat resistance like Ru and Ir as underside electrode layer 13, is desirable here.

[0022]

Adhesive layer 12 adhesion between substrate 10 and underside electrode layer 13 improves between mica substrate 10 and underside electrode layer 13 it arranges with densely.

As for this when because substrate 10 and adhesive layer 12 are together oxide, metal which directly forms underside electrode layer 13 on substrate 10 is accumulated comparing, adhesion is improved.

In addition underside electrode layer 13 and adhesive layer 12 because it is a something related to metal between oxide adhesion has become satisfactory.

[0023]

Especially, when underside electrode layer 13 and adhesive

着によって形成する場合には、蒸着の金属ターゲットを1種類用意するだけでよく、これによって製造コストの低減につながる。

すなわち密着層 12 として Ti 等の下側電極層 13 とは別の金属を用いる場合には、金属ターゲットが 2 種類必要になるが、下側電極層 13 の酸化物を密着層 12 として用いる場合には、スパッタ装置のフローガス Ar に酸素を混ぜて蒸着中に酸化させて密着層 12 を形成することができ、1 種類のスパッタターゲットで密着層 12 と下側電極層 13 とを形成することができる。

この場合に雰囲気ガスを構成する Ar ガスに対する O_2 ガスの流量の比率を 0.2~0.5 の割合にするとよい。

密着層 12 の酸化の割合を基板 10 側から下側電極層 13 側へ連続的に、もしくは段階的に減少する場合には、 O_2 ガスの流量を連続的もしくは段階的に減少させればよい。

[0024]

下側電極層 13 を形成した後に誘電体層 14 を図 4 に示すように例えば 200nm 以下の膜厚で形成する。

誘電体層 14 は $Ba_x Sr_{1-x} TiO_3$ (BST)、 $PbZr_x Ti_{1-x} O_3$ (PZT)、 $Pb_x La_{1-x} (ZrTi_{1-y})_{1-y} O_3$ (PLZT)、 $PbMg_{1/3} Nb_{2/3} O_3$ (PMN)、 $Bi_4 Ti_3 O_{12}$ 、 $SrBi_2 Ta_2 O_9$ (SBT) のような強誘電体特性を有する材料を用い、スパッタ蒸着法、ソル-ゲル法、ディップ法、またはミスト法によって形成する。

[0025]

誘電体層 14 を形成した後に、図 5 に示すように Pt の上側電極層 15 を例えば 200nm の膜厚でスパッタ蒸着法により形成する。

なおこのような構成に代えて、Au を抵抗加熱蒸着法で成膜し、これを上側電極層 15 としてもよい。

そしてこの後マスクを施してパターニングすると、図 5 に示すような薄膜コンデンサ膜を形成することが可能になる。

また図 6 に示すように、下側電極層 13、誘電体層 14、上側電極層 15 の各層毎にパターニングを行なってもよい。

この場合にはスルーホール 11 を薄膜コンデンサ形成後にあけることが可能になり、プロセスの幅が広がる。

なおパターニングはウエットエッチング法、ドライ

layer 12 are formed with the sputter vapor deposition, 1 kind just to prepare metal target of vapor deposition to be necessary, it is connected to decrease of production cost with this.

When another metal from Ti or other underside electrode layer 13 is used it does not become kinds necessary, but when oxide of underside electrode layer 13 it uses, as adhesive layer 12 mixing oxygen into the flow gas Ar of sputtering apparatus, oxidation doing in vapor deposition, forms adhesive layer 12 densely to be possible, adhesive layer it can form 12 and underside electrode layer 13 with sputter target of 1 kind.

In this case ratio of flow of O_2 gas for Ar gas which forms atmosphere gas should have been designated as 0.2 - 0.5 ratios.

When ratio of oxidation of adhesive layer 12 from substrate 10 side it decreases in continuous, or to stepwise to underside electrode layer 13 side, if flow of O_2 gas should have been decreased to continuous or stepwise.

[0024]

After forming underside electrode layer 13, as shown dielectric layer 14 in Figure 4, it forms with film thickness of for example 200 nm or less.

It forms dielectric layer 14 with sputter vapor deposition method, sol-gel method, dip method, or mist method $Ba_x Sr_{1-x} TiO_3$ (BST), $Pb Zr_x Ti_{1-x} O_3$ (PZT), $Pb_x La_{1-x} (ZrTi_{1-y})_{1-y} O_3$ (PLZT), $Pb Mg_{1/3} Nb_{2/3} O_3$ (PMN), making use of material which possesses ferroelectric characteristic like $Bi_4 Ti_3 O_{12}$, $SrBi_2 Ta_2 O_9$ (SBT).

[0025]

After forming dielectric layer 14, as shown in Figure 5, topside electrode layer 15 of Pt is formed with film thickness of for example 200 nm with sputter vapor deposition method.

Furthermore replacing to this kind of constitution, film formation it does Au with resistance heating vapor deposition method, it is possible with this as topside electrode layer 15.

And administering mask after this, when patterning it does, it forms kind of thin film capacitor film which it shows in Figure 5 densely it becomes possible.

In addition as shown in Figure 6, it is possible each every layer of underside electrode layer 13, dielectric layer 14, topside electrode layer 15 to do patterning.

In this case through hole 11 is opened after thin film capacitor forming, it becomes densely possible, width of process spreads.

Furthermore patterning may be done with wet etching

エッチング法、サンドブラスト法等の各種の方法によって行なわれてよい。

【0026】

なお上記実施例においては、密着層 12 と下側電極層 13 との成膜法として、電子スパッタ蒸着法を用いたが、このような方法に限定されなく、成膜中に酸化が可能な方法であれば、RFスパッタ蒸着法や CVD 法、その他の成膜法を用いても同様の効果が得られる。

【0027】

図 8 はこのように方法によって形成される薄膜コンデンサを備えた多層回路基板の一例を示している。

ここではマイカ基板から成る第 1 層 21、第 2 層 22、第 3 層 23、および第 4 層 24 の 4 層構造をなしている。

第 1 層 21 の表面には配線パターン 28 が形成されるとともに、このような配線パターン 28 の一部を電極として、半田ボール 29 によって電気的な接続が行なわれた状態で実装部品 30 が実装される。

第 1 層 21 と第 2 層 22 との間はグラウンド層を構成する導電層 31 が形成される。

また第 2 層 22 と第 3 層 23 との間には配線パターン 32 が形成されるとともに、薄膜コンデンサ 33 が形成される。

なおこのコンデンサの下側電極層の下側に上述の密着層が形成されている。

また第 3 層 23 と第 4 層 24 との間には配線パターン 34 とともに印刷抵抗 35 が形成されている。

第 4 層 24 の下面には配線パターン 36 が形成されることになる。

すなわち薄膜コンデンサ 33 が形成された基板は、抵抗膜 35 が形成された基板等と積層されて受動素子内蔵型の多層基板を製作することが可能になる。

【0028】

【発明の効果】

本願の一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成される薄膜コンデンサにおいて、基板と下側電極層との間に下側電極層を構成する金属の酸化物から成る密着層が介在されるようにしたものである。

method, dry etching method, sandblasting method or other various method.

【0026】

Furthermore electron sputter vapor deposition method was used regarding above-mentioned Working Example, adhesive layer as film-forming property of 12 and underside electrode layer 13, but if it is a method where oxidation is possible in film formation without being limited in this kind of method, similar effect is acquired making use of RF sputter vapor deposition method and CVD method, other film-forming property.

【0027】

Figure 8 this way has shown one example of multilayer circuit board which has the thin film capacitor which is formed with method.

Here first layer 21, second layer 22, third layer 23, and 4th layer 24 which consist of mica substrate 4-layer structure are formed.

As metallization pattern 28 is formed to surface of first layer 21, mounted part 30 is mounted with state where electrical connection was done with solder ball 29 with the portion of this kind of metallization pattern 28 as electrode.

Between first layer 21 and second layer 22 conducting layer 31 which forms ground layer is formed.

In addition as metallization pattern 32 is formed between second layer 22 and third layer 23, thin film capacitor 33 is formed.

Furthermore above-mentioned adhesive layer is formed to underside of underside electrode layer of this capacitor.

In addition with metallization pattern 34 printing resistance 35 is formed between the third layer 23 and 4th layer 24.

In bottom surface of 4th layer 24 it means that metallization pattern 36 is formed.

Namely as for substrate where thin film capacitor 33 was formed, substrate etc where resistor film 35 was formed being laminated, it produces multilayer substrate of passive element internal model densely it becomes possible.

【0028】

【Effects of the Invention】

One invention of this application, sequential laminating underside electrode layer, dielectric layer, topside electrode layer on the substrate, is something which adhesive layer which consists of the oxide of metal which forms underside electrode layer between substrate and the underside electrode layer in thin film capacitor which is formed, that

[0029]

従ってこのような構成によれば、基板と下側電極層との間に介在される密着層によって、基板と下側電極層との密着性が向上することになり、誘電体層を形成するために熱処理を行っても、剥離の発生し難い薄膜コンデンサが提供されるようになる。

[0030]

製造方法に関する一発明は、基板上に下側電極層、誘電体層、上側電極層を順次積層して形成するようにした薄膜コンデンサの製造方法において、基板上に下側電極層を形成する初期段階で下側電極層を酸化させる酸化ガスを導入し、基板と下側電極層との間に酸化物層から成る密着層を形成するようにしたものである。

[0031]

従ってこのような方法によれば、下側電極層を形成する初期段階での酸化ガスの導入に伴って、下側電極層と同一の材料から成る酸化物層によって密着層が形成されることになり、製造工程を大きく増やすことなく効果的に密着層を形成することが可能になり、薄膜コンデンサの製造コストの低減が可能になる。

[図面の簡単な説明]

[図1]

マイカ基板の断面図である。

[図2]

密着層が形成されたマイカ基板の縦断面図である。

[図3]

下側電極層が形成されたマイカ基板の縦断面図である。

[図4]

誘電体層が形成されたマイカ基板の縦断面図である。

[図5]

薄膜コンデンサが形成されたマイカ基板の縦断面図である。

electrode layer in thin film capacitor which is formed, that tries lies between.

[0029]

Therefore according to this kind of constitution, at substrate and the adhesive layer which lies between between underside electrode layer, it is decided that adhesion of substrate and underside electrode layer improves, doing thermal processing in order to form dielectric layer, it reaches point where thin film capacitor which exfoliation is difficult to occur is offered.

[0030]

It is something which it tries to form adhesive layer where one invention regarding manufacturing method, sequential laminating underside electrode layer, dielectric layer, topside electrode layer on the substrate, introduces oxidizing gas which underside electrode layer oxidation is done with the initial stage step which forms underside electrode layer on substrate in manufacturing method of thin film capacitor which it tries to form, consists of oxide layer between substrate and underside electrode layer.

[0031]

Therefore according to this kind of method, with initial stage step which forms underside electrode layer as underside electrode layer it is decided that adhesive layer is formed with oxide layer which consists of same material attendant upon the introduction of oxidizing gas, forms adhesive layer in effective without increasing production step largely densely to become possible, decrease of production cost of thin film capacitor becomes possible.

[Brief Explanation of the Drawing(s)]

[Figure 1]

It is a sectional view of mica substrate.

[Figure 2]

It is a longitudinal cross-sectional view of mica substrate where adhesive layer was formed.

[Figure 3]

It is a longitudinal cross-sectional view of mica substrate where underside electrode layer was formed.

[Figure 4]

It is a longitudinal cross-sectional view of mica substrate where dielectric layer was formed.

[Figure 5]

It is a longitudinal cross-sectional view of mica substrate where thin film capacitor was formed.

【図6】

薄膜コンデンサが形成されたマイカ基板の縦断面図である。

[Figure 6]

It is a longitudinal cross-sectional view of mica substrate where thin film capacitor was formed.

【図7】

マイカの結晶構造図である。

[Figure 7]

It is a crystal structure figure of mica.

【図8】

薄膜コンデンサを内蔵した多層基板の縦断面図である。

[Figure 8]

It is a longitudinal cross-sectional view of multilayer substrate which builds in thin film capacitor.

【符号の説明】

[Explanation of Symbols in Drawings]

10.....

10 ..

マイカ基板

mica substrate

11.....

11... ..

スルーホール

through hole

12.....

12... ..

密着層

Adhesive layer

13.....

13 ..

下側電極層

underside electrode layer

14.....

14... ..

誘電体層

dielectric layer

15.....

15... ..

上側電極層

topside electrode layer

21.....

21..

第1層

first layer

22.....

22... ..

第2層

second layer

23.....

23... ..

第3層

third layer

24.....

24... ..

第4層

4 th layer

28.....

28... ..

配線パターン

metallization pattern

29.....

29... ..

半田ボール

solder ball

30.....

30... ..

実装部品

mounted part

31.....

31... ..

導電層(グランド層)

conducting layer (ground layer)

32.....

32...

配線パターン

metallization pattern

33.....

33...

コンデンサ

capacitor

34.....

34...

配線パターン

metallization pattern

35.....

35...

印刷抵抗

Printing resistance

36.....

36...

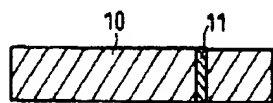
配線パターン

metallization pattern

Drawings

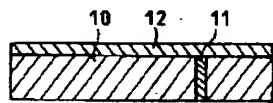
【図1】

[Figure 1]



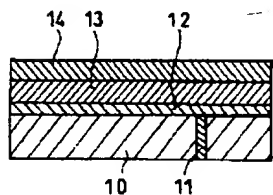
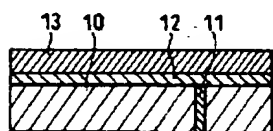
【図2】

[Figure 2]



【図3】

[Figure 3]

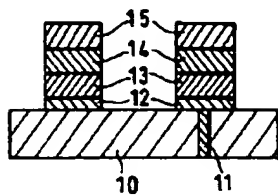


【図4】

[Figure 4]

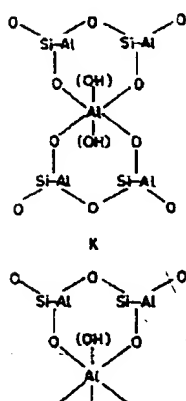
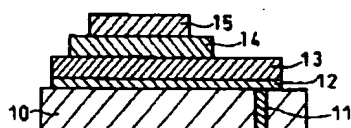
【図5】

[Figure 5]



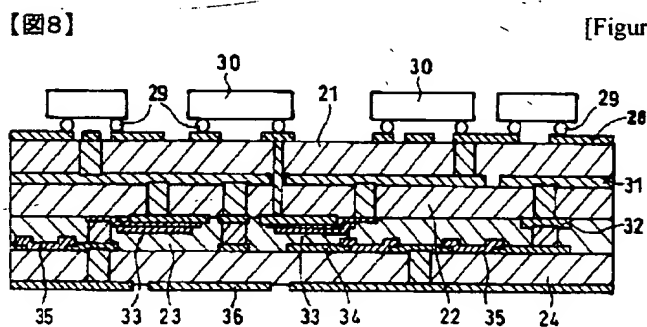
【図6】

[Figure 6]



【図7】

(Figure 7)



【圖8】

[Figure 8]